ARCHITECTURE DES ORDINATEURS

UVHC – ISTV – Licence 1 Informatique

Rabie Ben Atitallah
rabie.benatitallah@univ-valenciennes.fr

PROGRAMME

Séance 1 Un cours d'architecture pour des informaticiens

Séance 2 De l'électronique à l'informatique

Séance 3 Du binaire à l'information

Séance 4 Notion de circuit logique

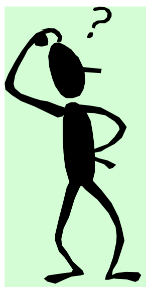
Séance 5 Un modèle d'exécution : Von Neumann

Séance 6 Comment mémoriser une donnée ?

Séance 7 Comment réaliser un calcul ?

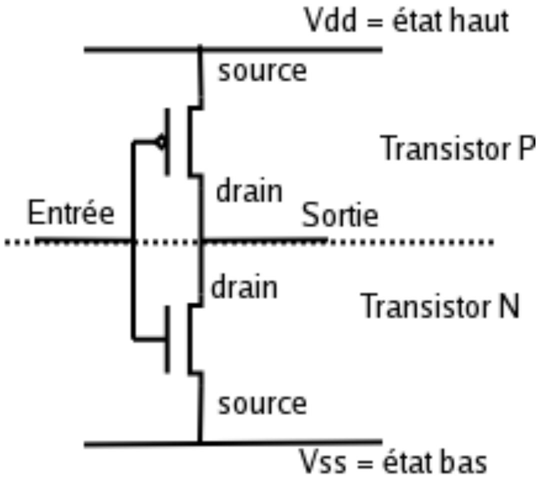
Séance 8 Instruction et ordonnancement

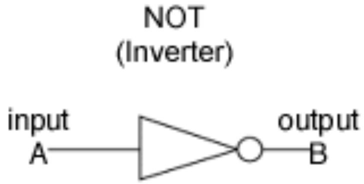
CHAP. 2 : DE L'ELECTRONIQUE A L'INFORMATIQUE



- Portes logiques
- Algèbre de Boole
- Loi de Morgan
- Table de vérité
- Table de Karnaugh
- Additionneur

Mon premier composant





A	B
0	1
1	0

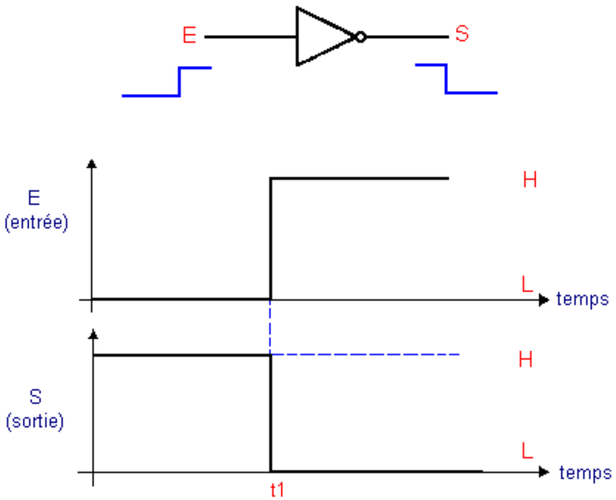
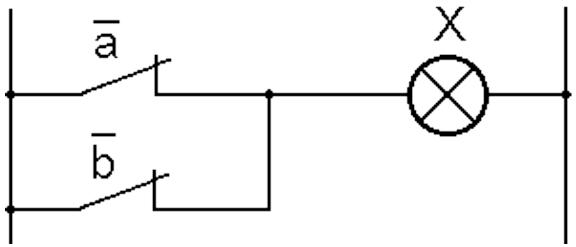
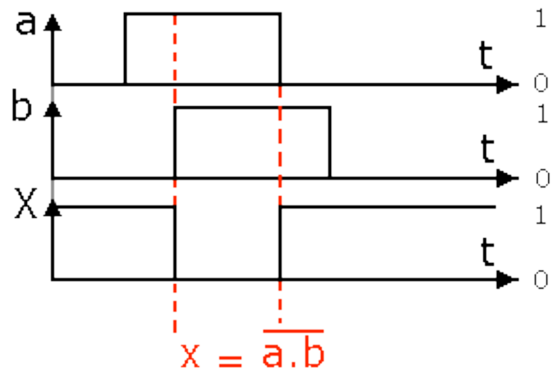


Fig. 28. - Signaux à l'entrée et à la sortie d'un inverseur.

- Un inverseur !
  - Si j envoie un courant rien ne sort
  - Si je n’envoie rien alors il sort un courant !

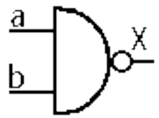
Avec deux entrées en parallèle :La porte Nand (Non-et)

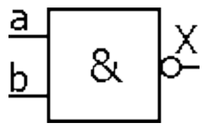




NAND:

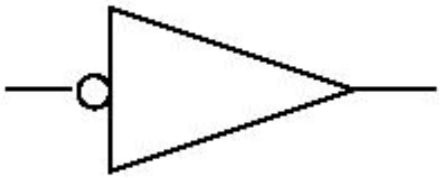
A	B	Output
0	0	1
0	1	1
1	0	1
1	1	0





INVERSEUR À BASE DE NAND

NOT



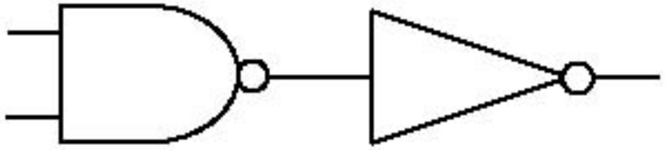
Input	Output
0	1
1	0

NOT

Input	Output
0	1
1	0

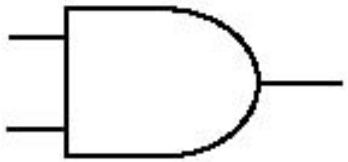
AND (ET LOGIQUE)

AND

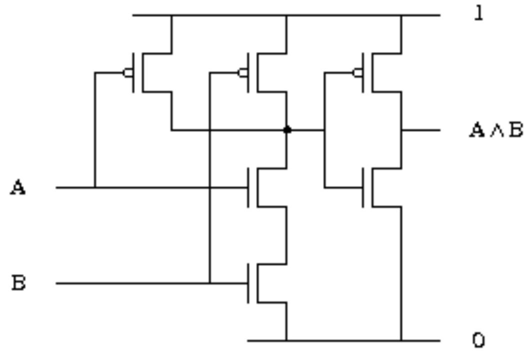


A	B	Output
0	0	0
0	1	0
1	0	0
1	1	1

AND

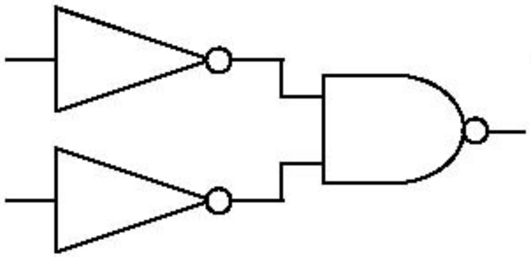


A	B	Output
0	0	0
0	1	0
1	0	0
1	1	1



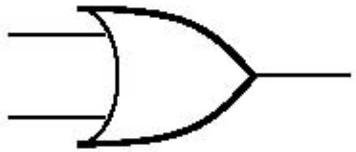
Le OR (OU) à partir du Nand

OR



A	B	Output
0	0	0
0	1	1
1	0	1
1	1	1

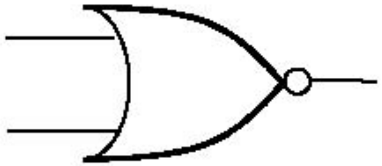
OR



A	B	Output
0	0	0
0	1	1
1	0	1
1	1	1

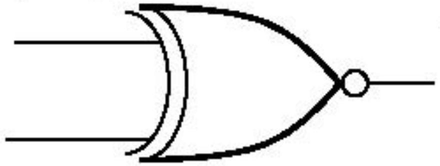
LE NOR (NON-OU)

NOR

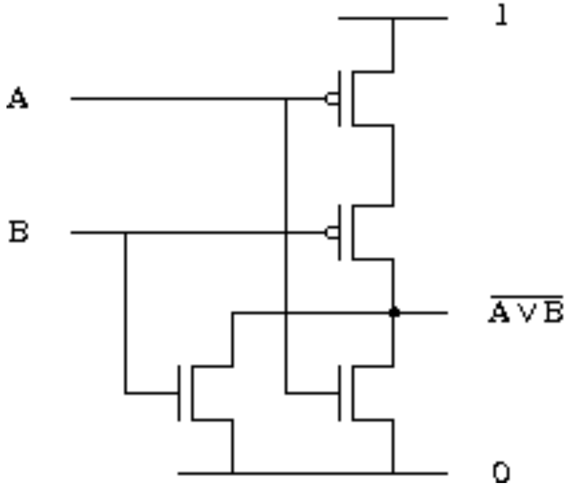


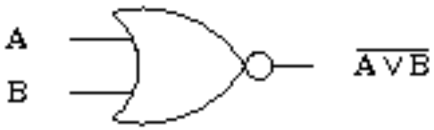
A	B	Output
0	0	1
0	1	0
1	0	0
1	1	0

Exclusive NOR (XNOR)



A	B	Output
0	0	1
0	1	0
1	0	0
1	1	1



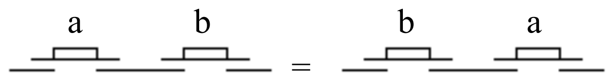


ALGÈBRE DE BOOLE

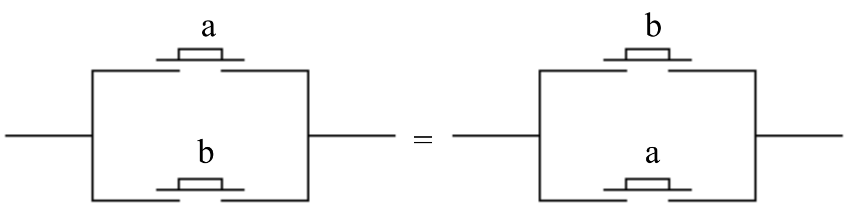
- Pour pouvoir manipuler des 0 et des 1, on a donc trois opérations :
  - Fonction **négation** (complémentation) **« NON »** (« NOT »)
    - noté avec une barre ($\overline{}$)
    - $\overline{0} = 1$ et $\overline{1} = 0$
  - Fonction **conjonction « ET »** (« AND »)
    - noté « . »
    - 0.0 = 0.1 = 1.0 = 0   1.1 = 1
  - Fonction **disjonction « OU »** (« OR »)
    - noté « + »
    - 0+0 = 0   0+1 = 1+0 = 1+1 = 1

Axiomes de base (1/4)

- Commutativité :
  - **a.b = b.a**

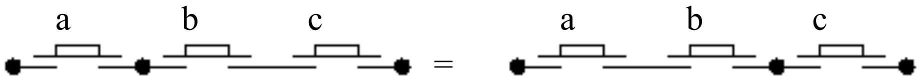


  - **a + b = b + a**

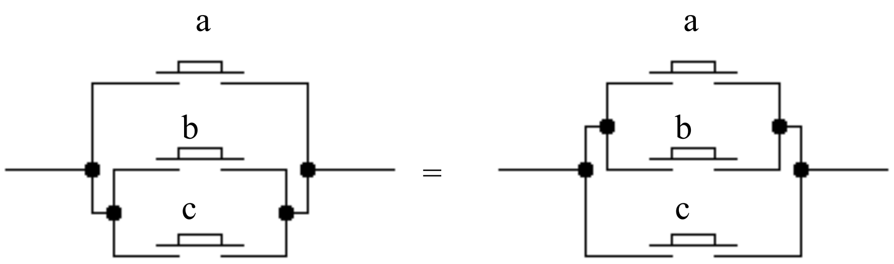


AXIOMES DE BASE (2/4)

- Associativité
  - **a.(b.c) = (a.b).c**

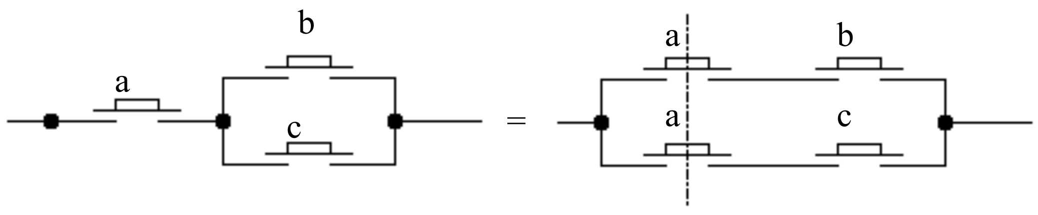


  - **a + (b + c) = (a + b) + c**

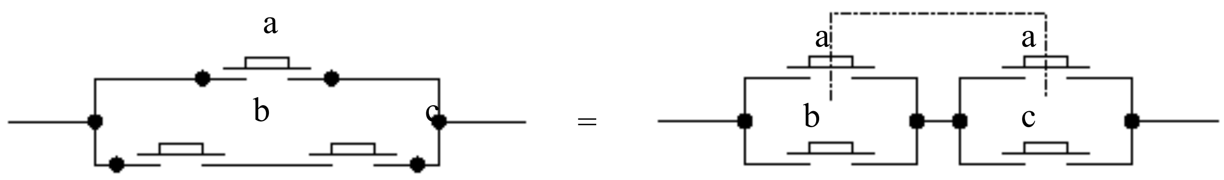


AXIOMES DE BASE (3/4)

- Distributivité :
  - **a.(b + c) = (a.b) + (a.c)**

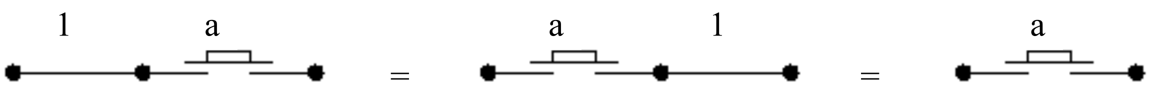


  - **a + (b.c) = (a + b).(a + c)**

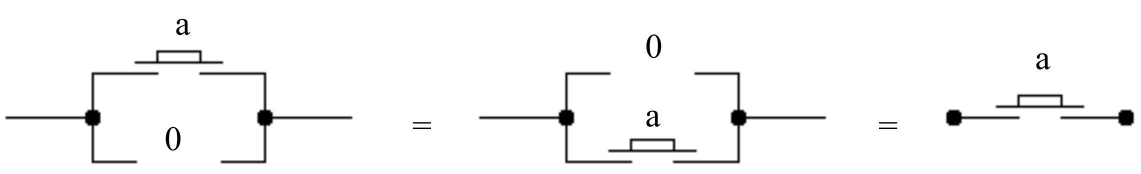


AXIOMES DE BASE (4/4)

- Éléments neutres
  - **$1.a = a.1 = a$**



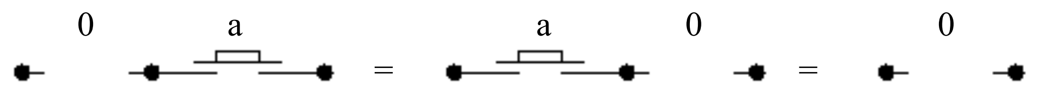
  - **$0 + a = a + 0 = a$**



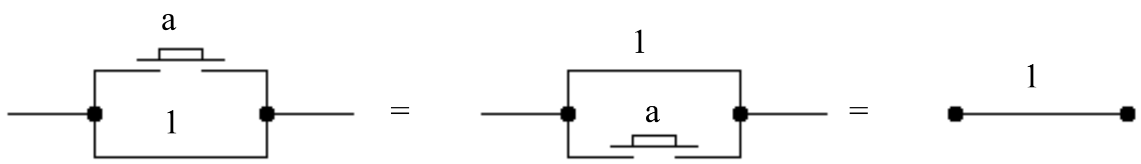
- Complément
  - **$\overline{a}.a = 0$** **$\overline{a} + a = 1$**

PROPRIÉTÉS (1/2)

- Éléments absorbants :
  - **a.0 = 0.a = 0**



  - **a + 1 = 1 + a = 1**

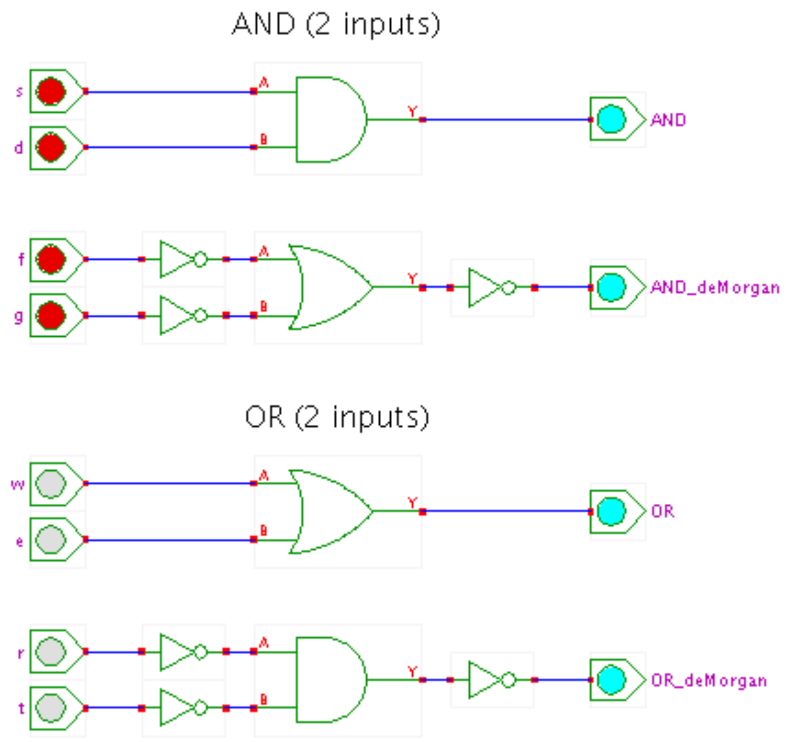


- Absorption :
  - **a.(a + b) = a** **a + (a.b) = a**

PROPRIÉTÉS (2/2)

- Idempotence :
  - **a.a = a** **a + a = a**
- Involution :
  - **a = a**
- <u>Théorème de De Morgan</u> :
  - $\overline{\mathbf{a.b}} = \overline{\mathbf{a}} + \overline{\mathbf{b}}$
  - $\overline{\mathbf{a + b}} = \overline{\mathbf{a}}.\overline{\mathbf{b}}$

Loi de Morgan « graphiquement »



Additionneur élémentaire (1/2)

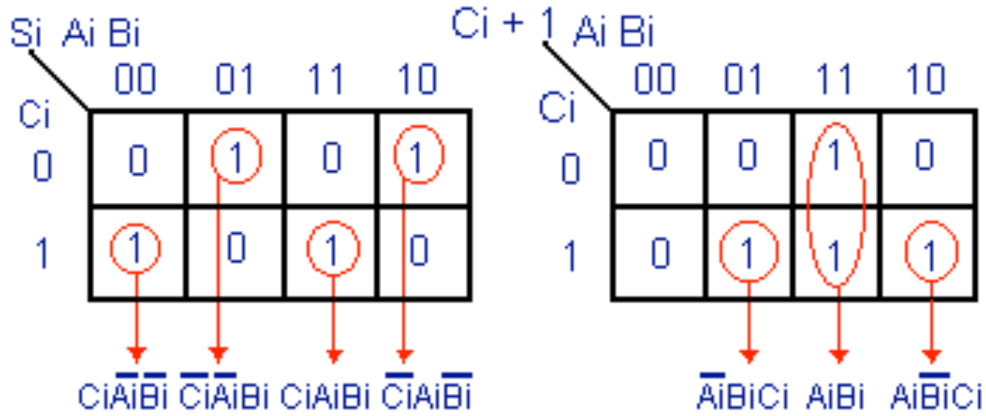
- La table de vérité d 'un additionneur élémentaire est

A_i	B_i	C_{i-1}	C_i	S_i
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

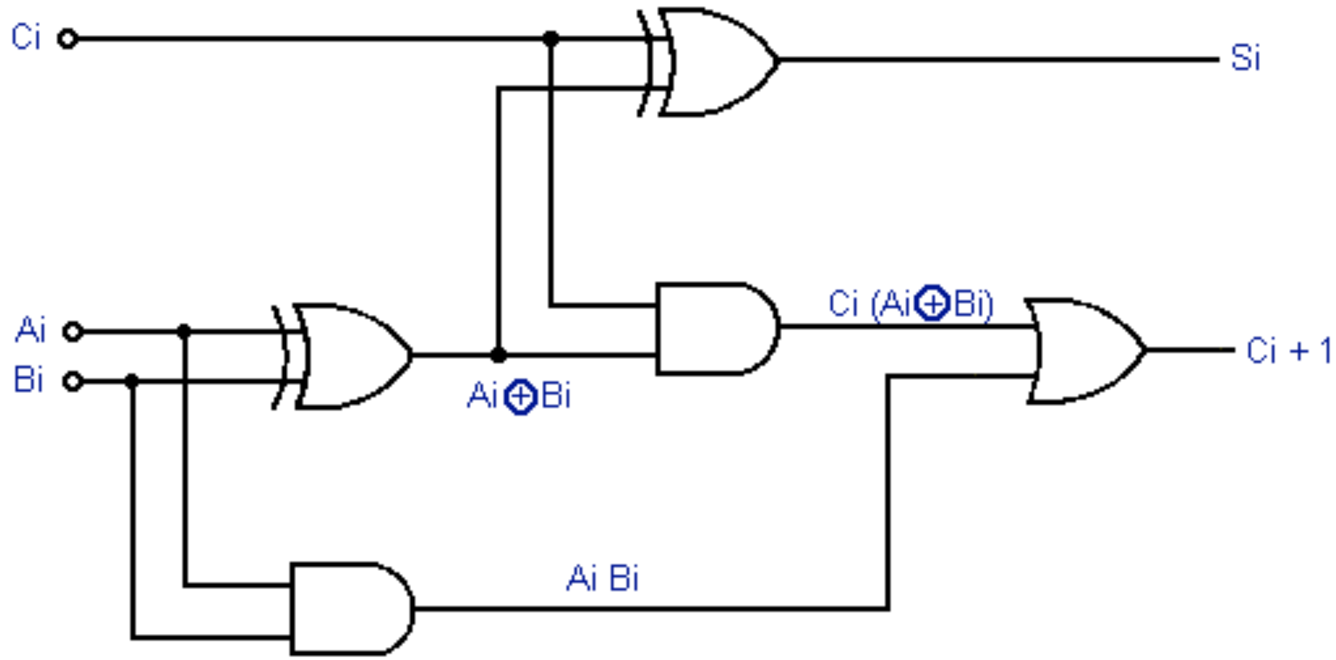
- le nombre de 1 (en entrée) est impair $\Leftrightarrow S_i=1$
  - $S_i = A_i \oplus B_i \oplus C_{i-1}$
- le nombre de 1 est supérieur (strictement) à 1 $\Leftrightarrow C_i=1$
  - $C_i = A_iB_i + A_iC_{i-1} + B_iC_{i-1}$

ADDITIONNEUR ÉLÉMENTAIRE (1/2)

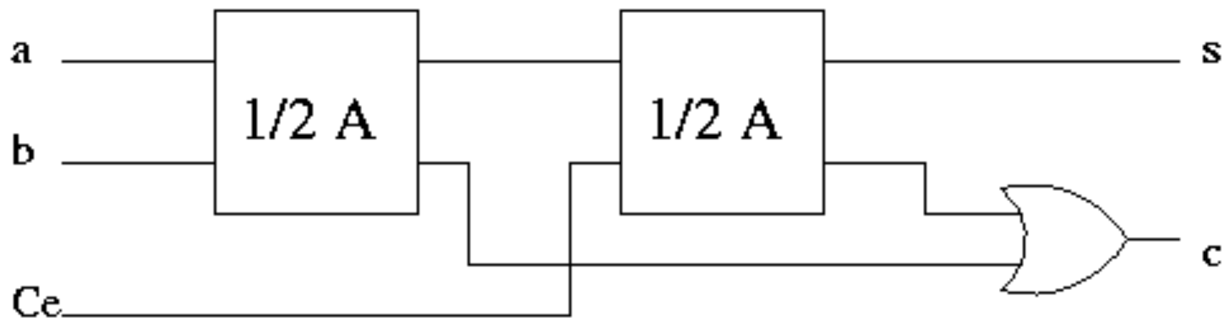
- Tableau de karnaugh



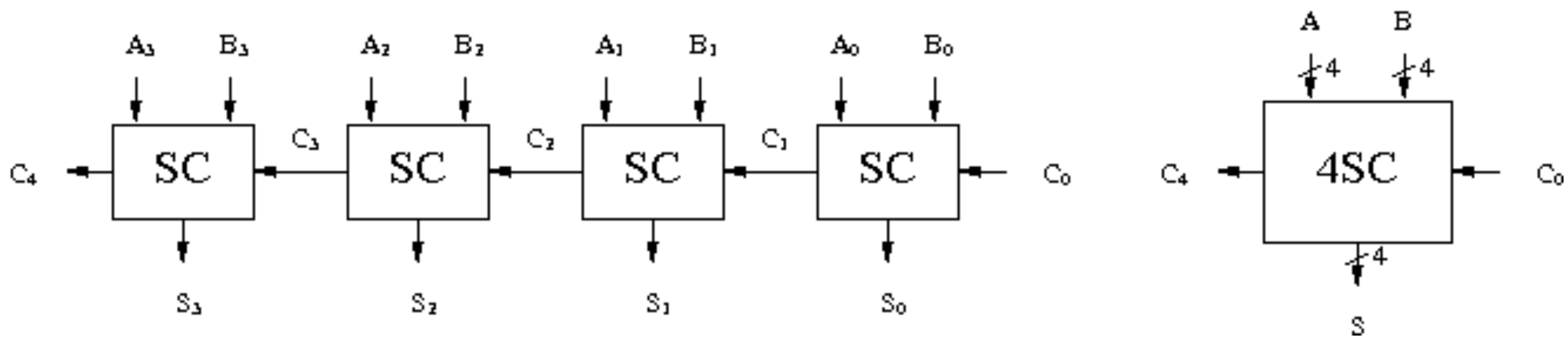
ADDITIONNEUR ÉLÉMENTAIRE (2/2)



C'EST AUSSI DEUX DEMI ADDITIONNEUR



ADDITIONNEUR 4 BITS EN CASCADE



POUR LA CULTURE

- http://mpicartier.free.fr/ancien_site/electricite/transistor/transit.htm
- Pour un point de vue électronique : http://www-lemm.univ-lille1.fr/physique/physicie/lec12.htm

A FAIRE

- Fiche TD 2