

TD 6 : La mémoire

Exercice 1

En général lorsqu'on ne dispose que de circuits ayant une certaine capacité mémoire et que l'on désire réaliser un espace mémoire de plus grande capacité nous devons faire face à deux problèmes différents :

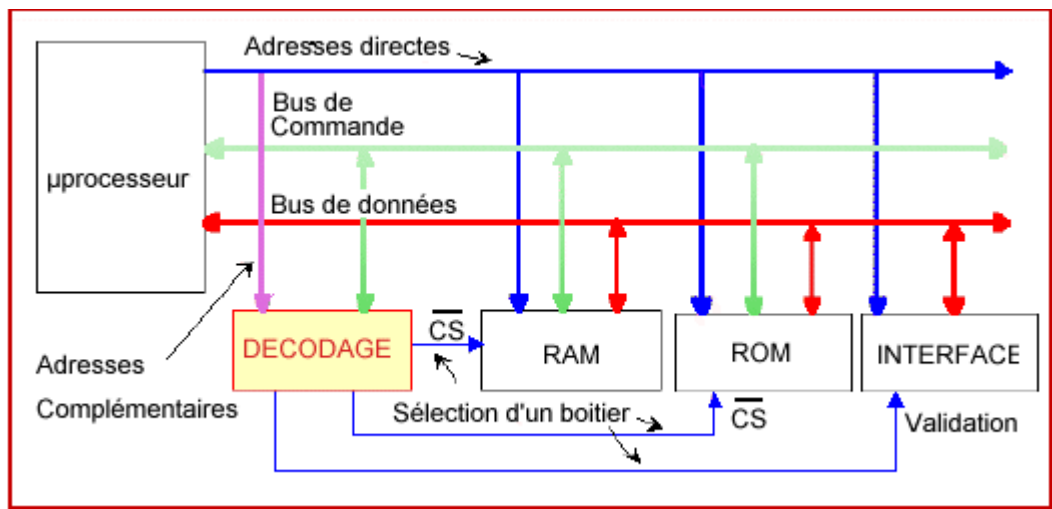
- étendre la largeur du bus de données ;
- étendre la largeur du bus d'adresse.

On dispose de deux ROM de taille 1024 mots de 8 Bits

- 1) Dessinez le circuit ROM
- 2) Proposez un câblage pour une mémoire de 1024 mots de 16 bit
- 3) Proposez un câblage pour une mémoire de 2048 mots de 8 bits

Exercice 2 Le décodage d'adresses

A une adresse présentée par le microprocesseur, un seul périphérique (RAM, ROM., etc.) doit répondre. Le processeur a 16 bits d'adresse.



- 1) Le circuit mémoire RAM est implanté dans la zone adressable de \$2000 à \$2FFF. Proposez un décodage d'adresse câblé avec génération du Chip Select.
- 2) Placez la ROM en \$3000-\$30FF et l'interface en \$FFFE-\$FFFF
- 3) On voudrait réaliser un adressage programmable. Une commande matérielle permet de modifier l'espace adressable du circuit mémoire. On utilise pour cela 3 interrupteurs qui produisent suivant leur position un 1 ou un 0. Proposez un circuit qui réalise huit implantations possibles de la RAM en \$0000, \$2000...\$E000.

Exercice 3 : adressage de mémoire

La capacité des circuits mémoire est en augmentation constante. Le nombre de broches nécessaire à l'adressage des mots mémoire suit cette augmentation, et il est souvent gênant d'avoir un nombre de broches trop important sur un boîtier. Imaginez un moyen d'adresser 2^n mots mémoire en utilisant n' broches, avec $n' < n$. Faites un schéma et déterminez n' .

Exercice 4

Que semble faire le montage ci-dessous ? Trouvez les erreurs et proposez un montage qui fonctionne.

